

# S698 32 位 SPARC 嵌入式处理器 设计及其应用

房树磊 喻明艳 王进祥 颜军  
欧比特(珠海)软件工程有限公司  
[www.orbitabluebox.com](http://www.orbitabluebox.com)

**关键词:** 嵌入式处理器、SAILING、SPARC、CPU 体系结构、FPU、指令集、开发系统、CPU 主机板

**摘 要:** 阐述了 32 位嵌入式处理器 S698 的设计、实现及其应用设计,并着重介绍了 S698 处理器芯片的体系架构、功能、片上外设配置以及 S698 处理器的芯片开发系统和应用开发系统。简述了基于 S698 处理器的 Compact PCI 主机板产品的应用设计。

SAILING S698 处理器(以下简称 S698 处理器)是欧比特(珠海)软件工程有限公司为满足嵌入式系统应用而研制的 32 位 RISC 嵌入式处理器,其设计遵循 SPARC V8 标准。SPARC 是国际上流行的处理器架构之一,在业内享有盛名,具备广大的用户群和广阔的应用领域。

S698 处理器采用 AMBA 总线作为片内系统架构总线,片上各模块通过 AMBA 总线进行数据交换和通讯。AMBA 总线配置了 PCI 总线接口、存储器总线接口、UART、定时器、中断管理器、I/O、看门狗、配置寄存器等,使得 S698 芯片的集成度和功能得到了大幅度的提高。采用 AMBA 总线架构,使得 S698 处理器具有很强的可裁减性和扩展性,设计者可以很方便地增减片上的内部模块,为客户定制以及产品系列化、模块化设计开发提供了极大方便。欧比特公司将继续提供 S698 处理器的系列化产品。

S698 处理器 CPU 内部指令实行单指令发射流水线,具备五级流水(PIPELINE),分别为取指、译码、执行、存储和回写五个阶段。这样,每个时钟周期就执行一条指令,充分体现了 RISC 芯片的优势。同时,S698 处理器采用先进的时钟配置及管理机制以及低功耗优化设计。

S698 处理器具备强实时处理能力,完全支持嵌入式实时操作系统,具有完整的芯片及应用开发系统。S698 处理器是高端工业控制、宇航控制器、消费电子等领域的理想选择。

基于 S698 处理器芯片,利用其完整的软硬件开发系统,用户可以轻松地设计各种各样的嵌入式应用系统,包括 PC/104 主机板、VME 主机板、CPCI 主机板等。

## S698 处理器设计应用

S698 处理器采用 ASIC 正向设计流程,利用 VHDL 进行 RTL 设

计,所有 VHDL 模型均可重复利用,并可综合。S698 处理器的 VHDL 模型完全支持目前流行的大部分综合工具,如 SYNOPSIS、SYNPLIFY 以及 ISE 等,可以在 FPGA 以及 ASIC 平台上加以验证和实现。

S698 处理器 CPU 内部指令实行单指令发射流水线,具备五级流水(PIPELINE),分别为取指、译码、执行、存储和回写五个阶段。这样,每个时钟周期就执行一条指令,充分体现了 RISC 芯片的架构优势。为提高 S698 处理器的强实时处理能力,其内部设计采用了硬件乘法器、除法器以及 64 位浮点运算器(FPU)等,同时增加了对 DSP 指令的支持。

如图 1 所示,S698 处理器采用 AMBA 总线作为片内系统架构总线,片上各模块通过 AMBA 总线进行数据交换和通讯。AMBA 总线配置了大量的片上外设,包括 PCI 总线控制器、存储器总线接口控制

器、UART、定时器、中断管理器、I/O、看门狗、配置寄存器等，大幅度的提高了 S698 芯片的集成度和功能。采用 AMBA 总线架构，使得 S698 处理器具有很强的可裁减性和扩展性，充分体现了芯片平台化设计的思想。

S698 处理器采用先进的时钟配置及管理机制（包括 PLL），降低了对板级产品设计时高频时钟的要求，并使得 AMBA 总线的时钟（SYSCLK）总是处于理想的应用状态。同时，S698 处理器配置了调

试支持单元（DSU），大大地提高了该处理器的在线调试能力。

S698 处理器应该具备强实时处理能力，完全支持嵌入式实时操作系统。为此，欧比特公司为 S698 处理器专门设计了实时嵌入式操作系统（ORBITA EOS/S698）。

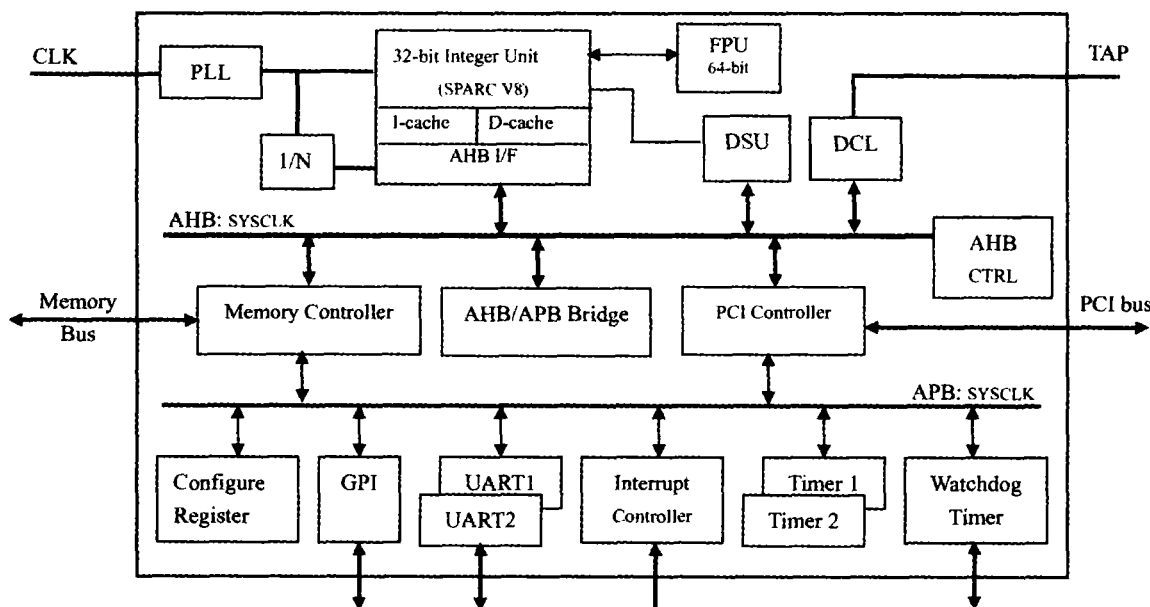


图 1 S698 处理器内部结构图

S698 处理器简介

1. 特性

- 基于 AMBA 总线的可裁减系统结构；
- 基于 SPARC V8 的高性能 32 位整型数运算单元 (IU)；
- IU 配置 8K 指令缓存器 (CACHE)，8K 数据缓存器 (CACHE)；
- 配置集成 32/64 位浮点处理器单元 (FPU)，符合 IEEE-754 标准；
- 采用先进的时钟配置及管理机制 (PLL)；
- 集成大量的片上外设，包括 PCI 总线控制器、存储器总线接口控制器、UART、定时器、中断管理器、I/O、看门狗、配置寄存器

等；

- 集成调试支持单元 (DSU)，支持直接硬件调试；
- 支持边界扫描，符合 IEEE-1149.1 标准；
- 采用 0.25 微米 CMOS 工艺；
- 处理速度：100 MIPS/25MFLOPS @ 100MHz；
- 支持多种封装模式，包括 BGA、PGA 和 MQFP 等。

2. 整型运算单元 (IU) S698 处理器的整型运算单元 (IU) 采用 SPARC V8 标准的整型运算指令集以及架构，具有 32 位整型数运算；5 级指令流水线；相互独立的指令和数据缓存接口；8 个寄存器窗口；硬件乘法器；16 位乘加指令 (DSP 指令)，40 位累加器；2 进制硬件除法器 等特征。

3. 缓存器 (CACHE) S698 为

Harvard 结构，地址数据总线分开，分别连接相互独立的缓存 (CACHE) 控制器。CAHCE 只对 PROM 区和 RAM 区作用，处理器访问其他区域时，CACHE 处于旁路状态。S698 处理器的 CACHE 采用直接映射的缓存方式。

4. 浮点处理器单元 (FPU)

S698 处理器的 FPU 支持 SPARC V8 的全部浮点操作。FPU 作为 IU 的执行单元，同 IU 工作在串行模式下。S698 处理器的浮点数据及指令格式遵循 IEEE-754 标准。

5. SPARC V8 指令集 S698 处

理器的指令集完全符合 SPARC V8 指令标准，可以分为 5 类，分别为：存储指令、算术/逻辑运算/移位指令、传输控制指令、控制寄

寄存器读写指令、浮点指令以及其他指令。详细定义请参考 SPARC V8 指令集。

**6. AMBA 片内系统架构总线**

S698 处理器采用 AMBA 2.0 标准片内系统架构总线。AMBA 2.0 AHB 总线连接片内高速部件，低速部件通过 AMBA 2.0 APB 总线互连，高速部件同低速部件之间通过一个 AHB/APB 转换桥连接，从而保证了高速部件之间的数据传输速率，提高了处理器的稳定性和性能。

**7. 片上外设**

S698 处理器为系统设计者提供了丰富的接口资源，集成了大量的片上外设，包括 PCI 总线控制器、存储器总线接口控制器、UART、定时器、中断管理器、I/O、看门狗、配置寄存器等。存储器总线接口控制器包括 SDRAM 控制器等。

**8. 硬件调试支持**

S698 处理器内部集成了调试支持单元 (DSU)，用来进行在线调试应用软件。其对外接口 (TAP) 为

RS232 标准。DSU 内部实现了简单的通信协议。在调试模式下，用户可以通过此接口查看处理器内部的所有资源，包括 IU 内部寄存器、系统寄存器等，同时还可以通过此接口访问目标板上的存储器，实现对存储器的读写。在下述情况下，S698 处理器均可以进入调试模式：

- 执行断点指令；
- IU 执行到断点/观察点位置；
- DSUBRK 信号上升沿；
- 在 DSU 控制寄存器中设置 break - now 位；
- 发生使处理器进入 error 模式的 trap；
- DSU 控制寄存器中选择的 trap 被触发；
- 执行单步操作；
- 执行到 DSU 的断点位置。

**9. S698 处理器产品封装**

S698 处理器产品支持 PGA、BGA 和 MQFP 等封装形式。当采用 BGA 封装形式时，S698 处理器的封装为

PBGA329 (球形栅格阵列封装)，如图 2 所示。

**S698 处理器开发系统**

S698 处理器开发系统有两类：即 S698 处理器芯片开发系统和 S698 处理器应用开发系统。

**1. S698 处理器芯片开发系统**

S698 处理器芯片开发系统主要为芯片研发工程师提供的芯片开发系统。利用该系统，用户可以基于 S698 处理器芯片架构来开发系列化芯片产品。根据用户的需求，欧比特可提供如下产品：

- S698 处理器芯片 VHDL 模型；
- S698 处理器芯片仿真综合结果；
- 基于 RTEMS 操作系统的 ORBITA EOS/S698 集成开发环境；
- S698 处理器 FPGA 设计验证平台。

【注：欲订购该芯片开发系统，请联系欧比特公司上海市场部，电话：(021) 64681177 转 8503】

**2. S698 处理器应用开发系统**

S698 处理器应用开发系统主要为应用设计工程师提供的软硬件开发系统。利用该系统，用户可以轻松地设计各种各样的基于 S698 处理器的嵌入式应用系统，包括 PC/104 主机板、VME 主机板、CPCI 主机板等。根据用户的需求，欧比特可提供 S698 处理器芯片 (PBGA 封装)、S698 处理器 DAUGHTER BOARD、S698 处理器芯片应用设计案例、S698 软件集成开发环境 (基于 RTEMS 操作系统的 ORBITA EOS/S698 IDE)、S698 处理器应用设计及仿真平台 (CPCI 及 VME 标准) 等产品。

【注：欲订购该应用开发系统，请联系欧比特公司上海市场部，电话：(021) 64681177 转 8503】

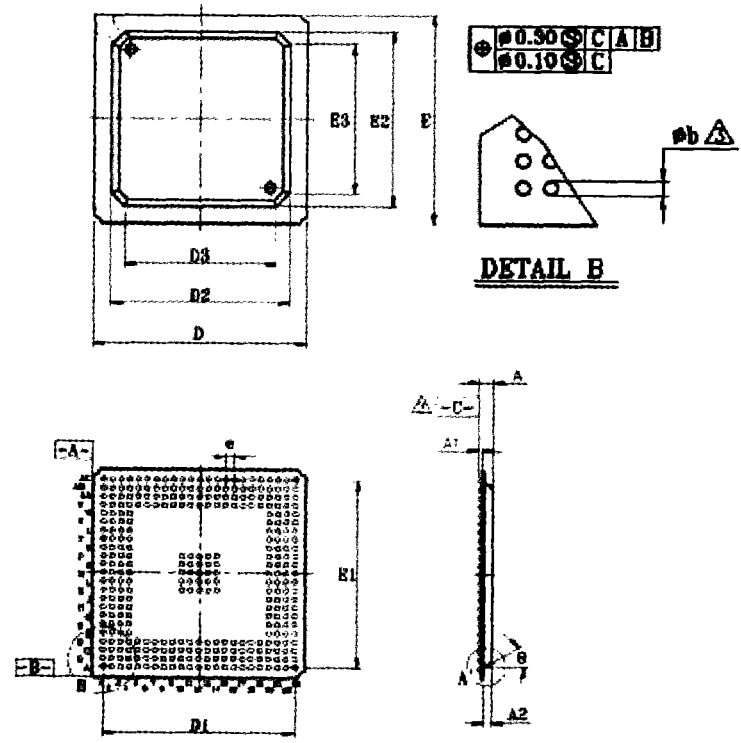


图 2 S698 处理器 BGA 封装：PBGA329

## 基于 S698 的嵌入式应用设计

基于 S698 处理器芯片，利用其完整的软硬件开发系统，用户可以轻便的设计各种各样的嵌入式应用系统，包括 PC/104 主机板、VME 主机板、CPCI 主机板等。

S698 处理器内部配置了 PCI 控

制器以及 PCI 仲裁器，其设计规范遵循 PCI 2.1 标准。采用 S698 处理器，欧比特公司研制了遵循 Compact PCI 标准的通用 CPU 主机板（见图 3），可广泛应用于工控、国防以及相关行业的嵌入式应用领域中。其特色为：单 S698 处理器，系统时钟可达 100MHz；采用通用 SODIMM 内存条，最大容量

为 512M byte；板载 4M SRAM、可选 2/4/8/16M FLASH 模块；支持通用 Compact Flash 卡、支持通用 PCMCIA 设备；支持最多 4 个 PCI 主设备；支持实时操作系统（ORBITA EOS/S698）。

## 结论

32 位 RISC 嵌入式处理器，

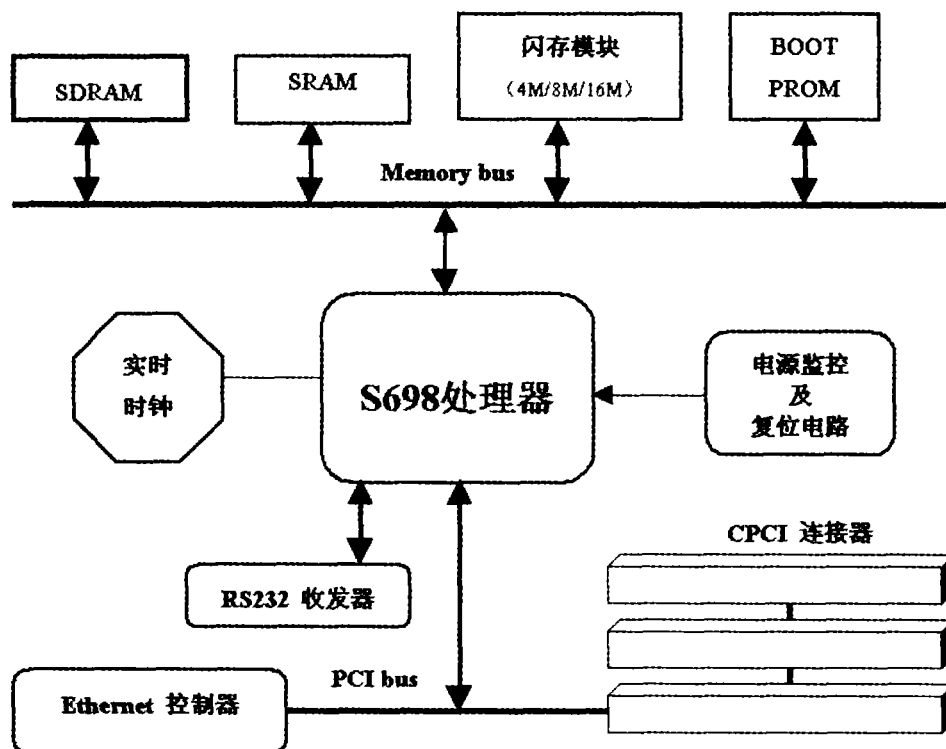


图 3 基于 S698 处理器的 CPCI 主机板设计

S698 处理器，遵循 SPARC V8 标准，其内部设计采用了硬件乘法器、除法器以及 64 位浮点运算器（FPU）等，CPU 内部指令实行单指令发射流水线，具备五级流水作业（分别为取指、译码、执行、存储和回写），采用 ASIC 正向设计流程，其产品采用 0.25 微米 CMOS 生产工艺。

S698 处理器采用 AMBA 总线作为片内系统架构总线，配置了大量的片上外设，包括 PCI 总线控制器、存储器总线接口控制器、

UART、定时器、中断管理器、I/O、看门狗、配置寄存器等，大幅度的提高了 S698 芯片的集成度和功能，实现了灵活的可裁减性和扩展性，充分体现了芯片平台化设计的思想；为客户定制设计、产品系列化、模块化设计等提供了极大方便。S698 处理器采用先进的时钟配置及管理机制（包括 PLL），大幅度降低了 S698 芯片的输入时钟频率，解除了对 PCB 板产品设计时的高频时钟的要求，改善了 AMBA 总线的工作时钟（SYSCLK），提高了 S698

处理器的稳定性和健壮性。S698 处理器配置了调试支持单元（DSU），大大地提高了该处理器的在线调试能力。S698 处理器具备强实时处理能力，完全支持嵌入式实时操作系统，配备完整的芯片开发系统和应用开发系统。利用以上开发系统所配备的完整的软硬件开发环境，用户可以轻便地进行各种各样的嵌入式芯片和应用系统的设计。

S698 处理器是国防工业、高端工业控制、宇航控制器及消费电子等领域的理想选择。 □